

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 60-020611

(43)Date of publication of application : 01.02.1985

(51)Int.Cl.

H03G 3/20

(21)Application number : 58-128546

(71)Applicant : FUJITSU LTD

(22)Date of filing : 14.07.1983

(72)Inventor : TANIGUCHI TOMOHIKO
UMIGAMI SHIGEYUKI

(54) PEAK VALUE DETECTION TYPE AGC CIRCUIT

(57)Abstract:

PURPOSE: To obtain an AGC circuit in which overflow, etc. are not generated, by controlling a gain basing on a reciprocal of a peak value of an input signal, in a negative-modulated facsimile signal.

CONSTITUTION: An input signal is inputted to a multiplier 3 and a peak detector 1. The peak detector 1 detects digitally a peak value of the input signal, and inputs it to a reciprocal calculating circuit 2. In this case, a reciprocal of the peak value is given to the multiplier 3, multiplied by the input signal, and a gain is controlled. A weighting coefficient is multiplied to an output of the multiplier 3 by a multiplier 4, and outputted. Accordingly, in case of a negative-modulated facsimile signal, it does not occur that the gain becomes high during a white section having no carrier, and the output overflows when black comes in the next time.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

⑩ 日本国特許庁 (JP)

⑪ 特許出願公開

⑫ 公開特許公報 (A)

昭60—20611

⑬ Int. Cl.⁴
H 03 G 3/20

識別記号

庁内整理番号
7210—5 J

⑭ 公開 昭和60年(1985)2月1日

発明の数 1
審査請求 未請求

(全 4 頁)

⑮ ピーク値検出形 A G C 回路

⑯ 発明者 海上重之

川崎市中原区上小田中1015番地

富士通株式会社内

⑰ 特 願 昭58—128546

⑱ 出 願 昭58(1983)7月14日

⑲ 出 願 人 富士通株式会社

⑳ 発 明 者 谷口智彦

川崎市中原区上小田中1015番地

川崎市中原区上小田中1015番地

㉑ 代 理 人 弁理士 松岡宏四郎

富士通株式会社内

明 細 書

1. 発明の名称

ピーク値検出形 A G C 回路

2. 特許請求の範囲

入力信号のピーク値検出部、逆数出力回路、利得制御部を有し、該ピーク値検出部により入力信号のピーク値を検出し、該ピーク値の逆数を該逆数出力回路から出力し、該逆数を基に該利得別制御部で入力信号の利得を制御する様にしたことを特徴とするピーク値検出形 A G C 回路。

3. 発明の詳細な説明

(1) 発明の技術分野

本発明は、特に負変調されたファクシミリ信号の利得制御に用いるピーク値検出形 A G C 回路に関するものである。

(2) 従来技術及び問題点

ファクシミリ伝送の G I 規格 (A M・D S B 変調) では、負変調 (黒でキャリア送出、従って白地に黒の通常の原稿ではキャリア成分が少ない) であるため、従来のフィードバック形の A G C を

用いた場合、キャリアのない白の区間の間にゲインが高くなり、次に黒が来たときには、出力がオーバーフローしたり、白の区間の本来無信号である区間に雑音を増幅したりして、非線形な歪みが生じてしまう。

(3) 発明の目的

本発明は、このような欠点を除去し、オーバーフロー等が生じない A G C 回路を提供することを目的とするものである。

(4) 発明の構成

上記目的は、本発明によれば入力信号のピーク値検出部、逆数出力回路、利得制御部を有し、該ピーク値検出部により入力信号のピーク値を検出し、該ピーク値の逆数を該逆数出力回路から出力し、該逆数を基に該利得制御部で入力信号の利得を制御する様にしたことを特徴とするピーク値検出形 A G C 回路によって達成される。

(5) 発明の実施例

以下本発明を第 1 図の実施例により説明する。

図において、1 はピーク検出器、2 は逆数算出

回路、3、4は乗算器である。

図において、入力信号は乗算器3及びピーク検出器1に入力する。

ピーク検出器1では入力信号のピーク値をデジタル的に検出し、逆数算出回路2に入力する。

ここでピーク値の逆数を乗算器3に与え入力信号と乗算させ、利得を制御する。

乗算器3の出力には更に乗算器4により重みづけ係数が乗算され、出力される。

第2図に具体例を示す。

図中1-1~1-3、2-1~2-4、4-1~4-4は乗算器、1-4~1-9、2-5~2-8は加算器、1-10~1-15は遅延回路、1-16は比較器、1-17は絶対値回路である。

動作について説明すると、ピーク値検出器1に入力した入力信号は、まずピーク値検出を容易にするため絶対値回路1-17により、整流され、単一極性となり、乗算器1-1に入力する。

乗算器1-1では絶対値に $\sqrt{2}/6$ を乗算する。

これは、遅延回路1-10~1-14と加算器

1-4~1-8と共同して、入力信号の移動平均を求め、その移動平均値からピーク値を算出するために進んでいる。

つまり、遅延回路1-10~1-14と加算器1-8により、6サンプル分の信号の加算を行なうので、 $1/6$ して平均値を求め更にピーク値を求めるため $\sqrt{2}$ を乗算している。

この様にして求めたピーク値は、遅延回路1-15からの前回までのピーク値と比較器1-16で比較される。

ここで、もし今回のピーク値が大きかった場合の $\alpha = 0.0625$ 、 $\beta = 0.9375$ とし、今回のピーク値に 0.0625 を前回までのピーク値に 0.9375 を乗算し、加算器1-9で加算する。

これにより、新しいピーク値が出力される。

逆に、今回のピーク値が小さかった場合は $\alpha = 0.001$ 、 $\beta = 0.999$ とし、前回までのピーク値をほとんどそのまま保持する。

この様にして求めたピーク値は逆数算出力回路2に入力される。

逆数算出回路2は、第3図に示す如くゲインGと入力yの関係が次式で表わされる特性を持っている。

$$G = \frac{1}{32y}$$

この特性を得るために次の如く構成されている。

まずピーク値に乗算器2-1で $1/2$ を乗算し、その出力を3分岐し、1つは乗算器2-2へ、1つは乗算器2-3へ、残りは乗算器2-4にそれぞれ入力する。

乗算器2-2では -1.038 を乗算し、加算器2-5、2-6でそれぞれ 1.12234 を加算し、乗算器2-3に入力する。

乗算器2-3の出力には加算器2-7にて -1.59291 が加算され、乗算器2-4に入力する。

乗算器2-4の出力には加算器2-8にて 0.41603 が加算され利得制御信号とし、乗算器3に入力し、入力信号と加算される。

この逆数算出回路2は、まとめると、入力とな

るピーク I_p に対し、次式に示す演算を行なっている。

$$G = \frac{1}{2} I_p \left(\frac{1}{2} I_p \left(\frac{1}{2} I_p \cdot (-1.038) + 2.24468 \right) - 1.59291 \right) + 0.41603 \quad (1)$$

ここで $\frac{1}{2} I_p = y$ とおくと、(1)式は次の様になる。

$$G = -1.038 y^3 + 2.24468 y^2 - 1.59291 y + 0.41603 \quad (2)$$

この式は、第3図に示す曲線の近似式となっている。従って、ピーク値では、 $0.2 \sim 2.0$ の20dBのダイナミックレンジに対して逆数計算によりゲイン $10/32 \sim 1/32$ を算出する機能をもち。

そして、この逆数算出回路2の出力は、乗算器3において入力信号に乗算され更に乗算器4-1~4-4により16倍される。従って入力信号はピーク値に応じて $10/13 \times 16 = 5.0 \sim 1/$

$3.2 \times 16 = 0.5$ 倍されることになり、結果として、出力信号は、最大振幅から 20 dB のダイナミックレンジの入力に対して、1.0 付近に利得補正されることになる。この逆数算出回路は逆数近似式(4)の関数系を変えることにより入出力の間に期待するレベル特性を与えることが可能である。

尚、この構成では、ピーク検出器の放電の時定数は非常に長く設定されており、一度入力信号のピークが検出されると、次にそのピークを超えるような入力があるまでは、固定の Gain を入力に対して乗じることとなり、線形な増幅が実現される。又、ピーク検出器の充・放電の時定数 (α , β) を適当に選ぶことにより線形な増幅を必要とする他の分野にも適用できる。

(6) 発明の効果

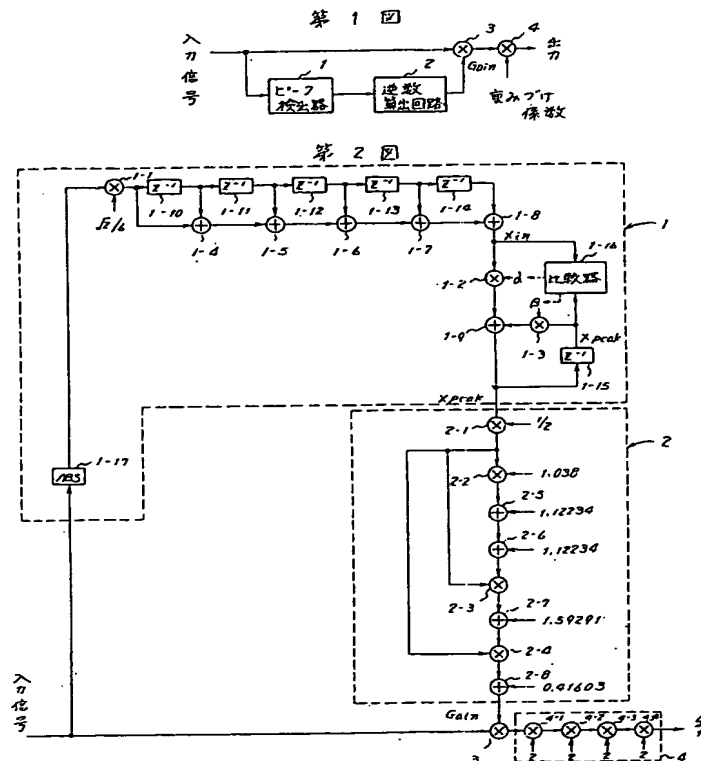
以上の如く、本発明によれば受信信号のピーク値の逆数を用いて利得を決定しているので、信号の線形な増幅が実現できるとともにオーバーフローも回避される。

4. 図面の簡単な説明

第1図は本発明の一実施例を示す図、第2図は具体例を示す図、第3図は逆数算出回路の特性を示す図である。

図中1はピーク検出器、2は逆数算出回路、3、4は乗算器である。

代理人 弁理士 松岡 宏四郎



第 3 図

